

Non PTO 892. *[Signature]*

PAT-NO: JP403044703A
DOCUMENT-IDENTIFIER: JP 03044703 A
TITLE: DIGITAL SIGNAL PROCESSOR
PUBN-DATE: February 26, 1991

INVENTOR-INFORMATION:
NAME
ANJO, KISHO

ASSIGNEE-INFORMATION:
NAME COUNTRY
AMADA CO LTD N/A

APPL-NO: JP01179061
APPL-DATE: July 13, 1989

INT-CL (IPC): G05B019/05, G05B019/18

ABSTRACT:

PURPOSE: To set a control subject without using the digital input (Di) by preparing a subject specifying memory and selecting a prescribed sequence program in accordance with the control subject specified by the subject specifying memory.

CONSTITUTION: A programmable controller (PC) 10 contains a PCRAM 14, and many sensors like a limit switch, etc., are connected to the Di. Then a device type and the presence/absence of an option are designated and inputted via a data input device 13 and then stored in a RAM 8. The data written in an address X of the RAM 8 are transcribed to an address Y of

the PCRAM 14 and
stored there. Thus a control subject is specified and a
prescribed sequence
can be carried out. As a result, the device types and the
options can be
switched in a single sequence without increasing the number
of Di points to an
NC device and a sequencer 4.

COPYRIGHT: (C)1991,JPO&Japio

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平3-44703

⑬ Int. Cl.⁴

G 05 B 19/05
19/18

識別記号

F
N

庁内整理番号

7740-5H
9064-5H

⑭ 公開 平成3年(1991)2月26日

審査請求 未請求 請求項の数 3 (全4頁)

⑮ 発明の名称 デジタル信号処理装置

⑯ 特 願 平1-179061

⑰ 出 願 平1(1989)7月13日

⑱ 発 明 者 安 生 紀 章 神奈川県伊勢原市板戸606-4

⑲ 出 願 人 株式会社アマダ 神奈川県伊勢原市石田200番地

⑳ 代 理 人 弁理士 三好 保男 外1名

明 細 書

1. 発明の名称

デジタル信号処理装置

2. 特許請求の範囲

(1) 各種のセンサ類などから多数のデジタル信号を入力し所定のシーケンス処理を行って機械を制御するデジタル信号処理装置において、機種やオプション有無など制御対象を特定する対象特定用メモリと、該メモリで特定された制御対象に応じ所定のシーケンスプログラムを選択するシーケンス選択手段とを備えたことを特徴とするデジタル信号処理装置。

(2) 請求項1に記載のデジタル信号処理装置において、前記デジタル信号を入力するデジタルインプット装置は、複数個のデジタル信号を入力可能の入力ユニットを、複数個並列配置して構成されることを特徴とするデジタル信号処理装置。

(3) 請求項1に記載のデジタル信号処理装置において、該装置はNC装置ないしシーケンサで構

成され、前記シーケンス選択手段は、これら装置のプログラマブルコントローラで形成されることを特徴とするデジタル信号処理装置。

3. 発明の詳細な説明

[発明の目的]

(産業上の利用分野)

本発明はデジタル信号処理装置に関する。

(従来の技術)

近年、例えば複合加工機などにおいて、一つのNC装置やシーケンサなどデジタル信号処理装置で、両機械で共用されるデジタル信号を用いて各機械を制御することが行われるようになってきた。また、各種機械では、FMSなどに対応すべく、各種オプション機構が付属されるようになってきた。

そこで、機種の違いやオプションの有／無のために多くのシーケンス種類を作成してしまうと、製造、メンテナンス上管理が面倒となるので、管理しやすくシーケンスをまとめるために、従来、機械の選択ないしオプション機構を選択し、前記デ

デジタル信号処理装置の制御対象を特定すべく、デジタルイン^ンット装置に対象選択用のスイッチを接続することが行われている。

その一例を示すと、第5図は、NC装置ないしシーケンサ1に入力点数32の2枚のデジタルイン^ンットユニット(Diカード)2, 3を接続し、これに各種のセンサ類S1, S2...からの信号を入力すると共に、1枚目のカード2の最後のDi、及び2枚目のカード3の最初のDiに機械選択用及びオプション有無設定用の2個のスイッチ(端子)T1, T2をそれぞれ接続した例である。

本例では、第6図に示すように、ステップ601, 604で32番及び33番のDi状態を判別し、ステップ602, 603, 及び605, 606で機種A, Bとオプション1, 2が設定され、所定のシーケンスが実行される。

(発明が解決しようとする課題)

しかしながら、上記の如き従来よりのデジタル信号処理装置にあっては、機種やオプション

有無などを選択するためのスイッチをDi信号として入力するため、そのためのDiを必要とし、Di番地を余計に要し、制御ボックスのサイズを大として、コストアップになるなどの問題点があった。

特に、第5図に示すようにDi点数がいっぱいとなっている状態で対象設定用のスイッチをさらに追加するような場合には、Diカードをさらに1枚追加する必要が生ずる。

一方、近年の加工機械では機械の知能化や付加価値増大のため、センサ類がさらに増加される傾向にあり、Di点数は1点でも減少させたいという要望がある。

そこで、本発明は、Diを用いずに機種やオプションを選択し制御対象を設定することができるデジタル信号処理装置を提供することを目的とする。

[発明の構成]

(課題を解決するための手段)

上記課題を解決する本発明のデジタル信号

処理装置は、各種のセンサ類などから多数のデジタル信号を入力し所定のシーケンス処理を行って機械を制御するデジタル信号処理装置において、機種やオプション有無など制御対象を特定する対象特定用メモリと、該メモリで特定された制御対象に応じ所定のシーケンスプログラムを選択するシーケンス選択手段とを備えたことを特徴とする。

(作用)

本発明のデジタル信号処理装置は、機種やオプション有無など制御対象を特定する対象特定用メモリと、該メモリで特定された制御対象に応じ所定のシーケンスプログラムを選択するシーケンス選択手段を有し、マニュアルデータイン^ンット装置(MDi)やNCテープで前記メモリに機種やオプション有無のデータを入力することにより、制御対象を特定し、所定のシーケンスを実行させることができる。

(実施例)

以下、本発明の実施例を説明する。

第1図は、本発明の一実施例に係るデジタル信号処理装置をNC装置ないしシーケンサの例で示すブロック図である。

図において、NC装置ないしシーケンサ4は、バス5にCPU6、ROM7、RAM(メインRAM)8、入力部9、プログラマブルコントローラ(PC)10、Di11、デジタルアウト^ンット装置(Do)12を接続して構成されている。

前記入力部9は、MDiやテープリーダー(TPR)などデータ入力装置13と接続されている。前記PC10にはRAM(PCRAM)14が内蔵されている。前記DiにはリミットスイッチLSなど多数のセンサ類が接続されている。前記Doにはソレノイドなど多数のアクチュエータ類が接続されている。

前記メインRAM8には、所定のアドレスX, X+1...X+nにデータ入力装置13から入力された機種A, Bやオプション有無C, Dが設定されるようになっている。

前記PCRAM14には、前記メインRAM8

特開平3-44703(3)

に対応して所定のアドレス $Y, Y+1 \cdots Y+n$ に前記メインRAM8のアドレス $X, X+1 \cdots X+n$ の内容を転記できるようになっている。

上記構成のデジタル信号処理装置において、制御対象の設定方式を第2図に示した。

第2図において、ステップ201で機種及びオプション有無を指定し、これをステップ202でデータ入力装置13から入力すると、ステップ203を介してステップ204でメインRAM8にストアされる。

そこで、ステップ205では、メインRAM8の番地 X に読かれたデータをPCRAM14の番地 Y に転記しストアすることにより、制御対象が特定され、所定のシーケンスを実行できる。

第3図に示すように、NC装置ないしシーケンサは、ステップ301でメインRAM8のアドレス X のデータを読取り、ステップ303で $X-X+n$ を判別するまでステップ304でアドレスのインクリメントを行いつつステップ302でPCRAM14のアドレス Y にデータを書き込む。

RAM8の内容をPCRAM14に転記するようにしたが、PCRAM14に直接書き込むことも可能である。

本発明は、上記実施例に限定されるものではなく、適宜の設計の変更を行うことにより、適宜態様で実施し得るものである。

〔発明の効果〕

以上の通り、本発明は特許請求の範囲に記載の通りのデジタル信号処理装置であるので、加工機を制御するNC装置やシーケンサに対してDi点数を増やすことなく、1つのシーケンスで機種やオプションの切換えを行うことができる。

4. 図面の簡単な説明

第1図は本発明の一実施例に係るNC装置ないしシーケンサのブロック図、第2図は対象設定方式を示すフローチャート、第3図は上記NC装置ないしシーケンサが行う処理のフローチャート、第4図はPCが行う処理のフローチャート、第5図は従来のNC装置ないしシーケンサを示すブロック図、第6図は従来の対象設定方式のフローチ

その後、第4図に示すように、PC10は、ステップ401及び404でPCRAM14の番地 $Y, Y+1 \cdots Y+n$ に読かれたデータ内容を判別することにより、ステップ402、403、及びステップ405、406で制御対象に応じ所定のシーケンスを実行する。

以上により、本例ではメインRAM8に対象設定用のデータを書き込み、これをPCRAM14に転記することにより、制御対象を設定することができる。

よって、本例では、シーケンス処理切換えをDi入力で行わないため、Di点数を機械の入力点数分だけ準備すれば良い。また、Diの規格切換えをハード的に作業するのではなく、ソフト的に行なえるため、バリエابلで非常に理解しやすく簡単であり、作業ミスが起きにくい。さらに、ハード構成が不要であるのでコストダウンにつながる。

上記例では、一般に、メインRAM8にはPCがアクセスできる領域があることに鑑みてメイン

ポートである。

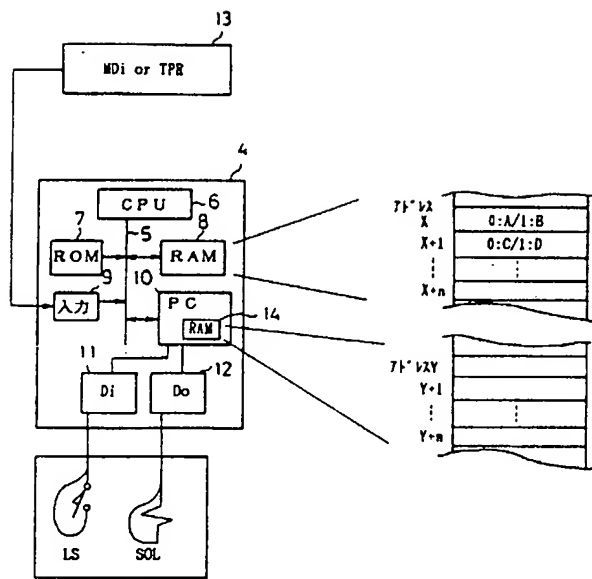
8…メインRAM

14…PCRAM

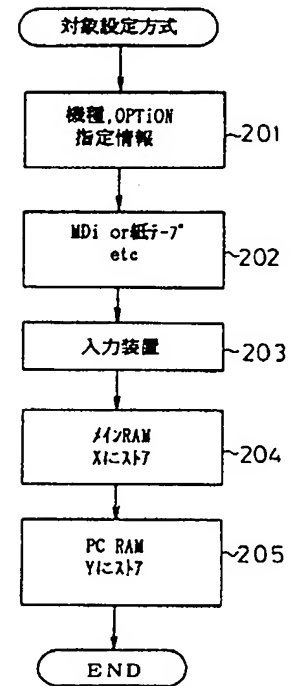
$X, \sim X+n$ …メインRAMのアドレス

$Y, \sim Y+n$ …PCRAMのアドレス

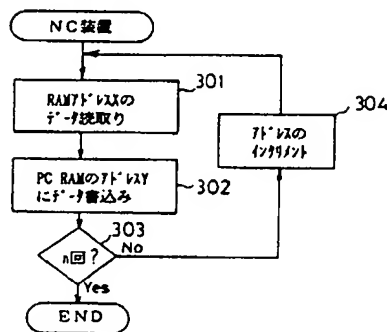
代理人 弁理士 三 好 秀 和



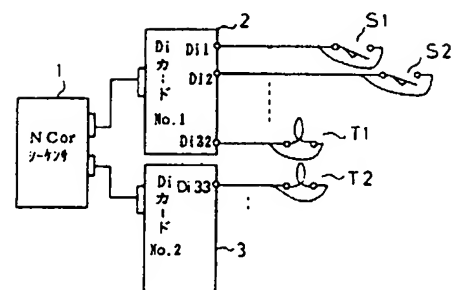
第 1 図



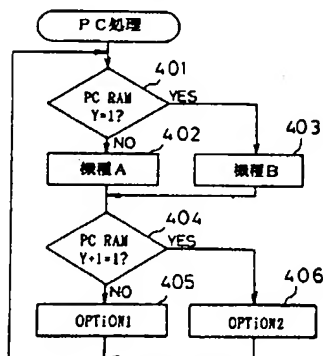
第 2 図



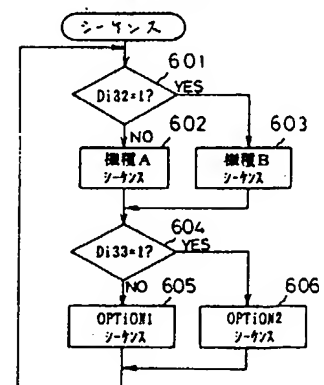
第 3 図



第 5 図



第 4 図



第 6 図